

南京理工大学

2013 年硕士学位研究生入学考试试题

科目代码: 874 科目名称: 微机原理与接口技术 满分 150 分

注意: ①认真阅读答题纸上的注意事项; ②所有答案必须写在答题纸上, 写在本试题纸或草稿纸上均无效; ③本试题纸须随答题纸一起装入试题袋中交回!

一、填空题 (每空 1 分, 共 30 分)

- 8086、8088 对外有_____根地址线, 可直接寻址的地址范围为_____字节。
- _____的值与_____的值一起确定下一条要取出的指令地址。
- 在算术运算中, 字节运算大于_____时, DF 标志置位。运算结果各位都为 0 时, ZF=_____。
- 当 CPU 采样 READY 为低时, 表明访问的_____还未准备好数据, 则 CPU 需插入_____周期。
- 8086/8088 CPU 最小模式下的典型时序有: _____、输入输出、中断相应、系统复位及_____。
- 伪指令中除了_____外, 其余均不占用_____空间。
- STI 指令使中断 IF=_____, 允许中断; CLC 清_____标志位。
- SCASW 指令中, 关键字存放在_____中。STOSB 中指定的一个字节存放在_____中。
- A/D 转换的主要指标有_____和分辨率。
- 实现参数传递的方法有: 利用_____、利用堆栈和利用_____中的存储单元。
- 存储器常用的替换策略有: _____和_____策略。
- 给定一堆栈区, 其地址为: 1250H:0000H—1250H:0100H, (SP)=0052, 则栈顶的物理地址为_____, 栈底的物理地址为_____。
- INTEL 8253 有 3 个独立的_____位计数器通道, 每个通道有_____种工作方式。
- 在汇编程序设计中, 如果想在运行过程中改变存储单元类型, 可以使用_____和_____指令实现。
- 串行通信中常用_____表示数据传输的速率, 传递线路的控制方式有单工、半双工和_____。

二、选择题 (每题 1 分, 共 10 分)

- 在 8251 芯片中, 若设定传输速率为 300 位/秒, 输入脉冲频率为 19.2KHz, 则波特率系数为_____。
(A) 1 (B) 16 (C) 32 (D) 64
- 8086/8088 系统中, 一个栈可使用的最大空间是_____。
(A) 1MB (B) 64KB (C) 由 SP 初值决定 (D) 由 SS 初值决定
- 设 8253 通道 0 的地址为 0F8H, 若要在通道 1 的工作过程中读取其计数值, 则须首先把通道锁存命令发往下列_____端口。
(A) 0F8H (B) 0F9H (C) 0FAH (D) 0FBH
- 已知 8086 微机系统中, RAM 的容量为 32KB, 首地址为 4000H, 且地址连续, 则可用的最高地址为_____。
(A) 4000H (B) 7FFFH (C) BFFFH (D) FFFFH
- 设 8255A 的端口为 0040H—0043H, 将 A 口、B 口均设置为方式 1、均为输入,

PC6 和 PC1 为输出, 则控制字为: _____。

- (1) 0B6H (2) 0B8H (3) 0BAH (4) 0BCH

6. 要用 64K X 1 位的芯片组成 128K X 8 位的存储器系统, 则地址线至少要多少根及多少片该芯片? _____

- (A) 15/16 (B) 16/16 (C) 16/8 (D) 17/16

7. 已知 AL=07H, CL=09H, 对非压缩的 BCD 数, 顺序执行 ADD AL, CL 和 AAA 后, AX 和 CF 值分别为多少? _____

- (A) 10H/0 (B) 16/1 (C) 106H/1 (D) 106H/0

8. 8086 系统采用 8259A 控制中断, 其类型码为 43H, 则中断向量表的中断指针和指向 IRR 的引脚分别为_____。

- (A) 43H*4/IR3 (B) 43H/IR3 (C) 43H/IR7 (D) 43H*2/IR7

9. 已知有两个十进制数 X=-102, Y=20。按 8 位进行编码, 则 $[-1/2X]_{补}$ 和 $[X-Y]_{补}$ 分别为_____。

- (A) 33H/84H (B) 34H/84H (C) 33H/86H (D) 34H/86H

10. 存储周期是指_____。

- (A) 存储器的读出时间 (B) 存储器进行连续读和写操作所允许的最短时间间隔
(C) 存储器的写入时间 (D) 存储器进行连续写操作所允许的最短时间间隔

三、简答题 (每题 6 分, 共 30 分)

- 简要说明子程序编写时要注意哪些问题?
- 存储器操作数有哪几种? 各具有什么属性?
- 简要分析 8259A 有哪几种的中断结束处理方法? 各自用在什么场合。
- 简要分析在最小模式下, 总线周期的 T1 状态完成的操作及相关信号的作用。
- 8251A 是如何实现对数据和控制端口读写的?

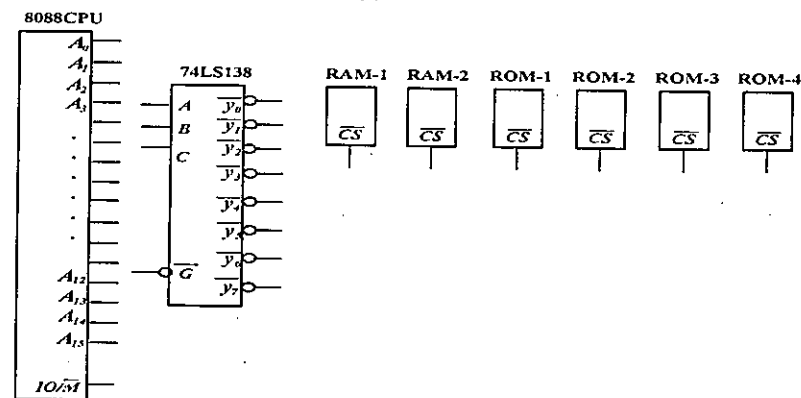
四、按照要求完成下列程序设计

- 在 BCDSTR 开始的区域中存放有 10 个字节的压缩 BCD 数, 将它们转换为 ASCII, 存储在 ASCSTR 开始的区域中。(8 分)
- 要求从 0FBH 端口输入数据, 收到符号&时结束。要求在接收的数据中将数字和字符区分存放 DATA 和 CHAR 开始的区域中, 并分别统计各自的个数存入 NUM1 和 NUM2 单元中。写出完整程序。(12 分)

五、设计 8 位的存储器系统, CPU 为 8088。该系统由 8K 的 RAM 和 4K 的 ROM 组成, RAM 芯片的容量为 4K*8, ROM 芯片的容量为 1K*8。要求 RAM 的地址从 A000H 开始, 且地址连续分配; ROM 的地址从 C800H 开始, 且地址连续分配。(15 分)

(1) 完成下图中的译码电路设计 (只考虑图中的引脚); (9 分)

(2) 写出各芯片的地址分配。(6 分)



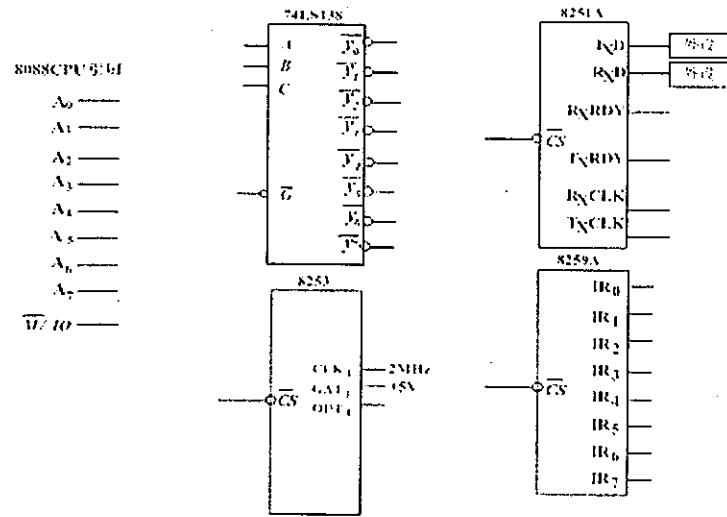
六、8088 系统的组成和功能如下：8253 的通道 1 产生方波为 8251A 提供发送和接收时钟。8251A 通过中断方式从外设接收字符，通过查询方式将数据存储区 BUFF 中的 400 个字符发送给外设。其中，8251A 的波特率系数为 1，波特率为 19200bps，工作在异步模式，8 个数据位/字符，奇校验，2 个停止位；8259A 工作于一般全嵌套、中断自动结束、固定优先级、非缓冲方式。(35 分)

要求：(1) 若 8251A 的端口地址为 A4H、A5H，8259A 的端口地址为 B8H、B9H，8253 的端口地址为 A8H~ABH，完成下图中各接口芯片的译码电路设计（只考虑图中的引脚）；(8 分)

(2) 写出 8253 和 8251A 的初始化程序；(9 分)

(3) 若中断类型码为 57H，完成 8251A 和 8259A 的硬件连接，并写出 8259A 的初始化程序；(8 分)

(4) 编写程序，实现 8251A 的数据发送。(10 分)



七、假设一个数据采集系统采用 ADC0809 与 8088CPU 相连，已知 ADC0809 的 START 地址为 90H，OE 的地址为 88H，查询地址为 80H，通道 0 到通道 7 的端口地址为 90H—97H，现要求用查询方式对模拟通道 IN0 进行采集，采集 100 个数据放在 BUFF 开始的缓冲区中。(10 分)

辅助材料

一、译码器芯片 74LS138 规格：

3-8 译码器：

G ₁	G _{2A}	G _{2B}	C	B	A	输出特性
1	0	0	0	0	0	Y ₀ =0, 其余全为 1
1	0	0	0	0	1	Y ₁ =0, 其余全为 1
1	0	0
1	0	0	1	1	1	Y ₇ =0, 其余全为 1

二、8088/8086 微机系统常用接口芯片控制及状态字

1. Intel 8259A

(1). ICW₁ 写入 8259A 偶地址端口

ICW₁ 的格式如下：

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
×	×	×	1	LTIM	ADI	SNGL	IC ₄

D₇~D₅: 在 8086/8088 系统中不用，可随意设置；

D₄: 恒定 1，为 ICW₁ 的特征位；

D₃: LTIM 位，规定中断请求信号的触发方式，LTIM=1，为电平触发方式；

LTIM=0，为边沿触发方式；

D₂: ADI 位，在 8086/8088 系统中不用，可随意设置；

D₁: SNGL 位，若 8259A 单片工作，SNGL=1，否则 SNGL=0。

D₀: IC₄ 位，IC₄=1，表示对相应 8259A 芯片初始化时，须设置 ICW₄；若 ICW₄ 的各位都为 0，则不需设置 ICW₄。

(2). ICW₂ 写入 8259A 奇地址端口

ICW₂ 用以设置相应 8259A 芯片所管理 8 级中断源的中断类型码，其中低 3 位为 8 级中断源的编码，

高 5 位由用户自由设置。

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
×	×	×	×	×	×	×	×

(3). ICW₃ 写入 8259A 奇地址端口

ICW₃ 用于 8259A 的级联方式

对主片来讲，如果 IR_i 接有从片，则其 ICW₃ 中相应的位置 1；否则，其 ICW₃ 中相应的位置 0。

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
×	×	×	×	×	×	×	×

对从片来讲，D₇~D₃ 不用，可以随意设置，D₂~D₀ 为该从片中断请求输出信号所接主 8259A 芯片

中断输入引脚 IR_i 中，i 的编码。

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
×	×	×	×	×	ID ₂	ID ₁	ID ₀

(4). ICW₄ 写入 8259A 奇地址端口

ICW₄ 的格式如下：

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
0	0	0	SFNM	BUF	M/S	AEOI	μPM

D₇~D₅: 恒定为 000, 是 ICW₄ 的特征位;

D₄: SFNM 位, SFNM=1, 中断优先级设置为特殊的全嵌套模式; SFNM=0, 中断优先级设置为普通的全嵌套模式;

D₃: BUF 位, 若 8259A 通过外部总线缓冲器与系统数据总线相连, 则置 BUF=1; 若 8259A 与系统数据总线直接相连, 则置 BUF=0;

D₂: M/S 位: 在缓冲方式下, 用来表明相应 8259A 是否主片, 若为主片, 置 M/S=1; 否则置 M/S=0; 在非缓冲方式下, 该位没有实际意义, 可以随意设置。

D₁: AEOI 位: AEOI=1, 置自动中断结束方式; AEOI=0, 中断结束需用中断结束命令。

D₀: μ PM 位: 若系统中微处理器选用 8086/8088, 则设置 μ PM=1; 若系统中微处理器选用 8080/8085, 则设置 μ PM=0;

(5). OCW₁ 写入 8259A 奇地址端口

若使 8259A 的 IR_i 中断请求呈屏蔽状态; 则置 OCW₁ 中的第 i 位=1, 否则, 置 OCW₁ 中的第 i 位=0,

OCW₁ 的格式如下:

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
M ₇	M ₆	M ₅	M ₄	M ₃	M ₂	M ₁	M ₀

2. Intel 8253

8253 的方式控制字写入 8253 的控制字寄存器, 格式如下:

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
SC ₁	SC ₀	RW ₁	RW ₂	M ₂	M ₁	M ₀	BCD

SC₁~SC₀: 通道选择位, 00: 选择通道 0; 01: 选择通道 1; 10: 选择通道 2; 11: 非法;

RW₁~RW₀: 读/写方式选择位, 00: 发锁存控制命令; 01: 只读/写低位字节; 10: 只读/写高位字节; 11: 依次读/写低位、高位字节;

M₂~M₀: 工作方式选择位, 000: 方式 0; 001: 方式 1; \times 10: 方式 2; \times 11: 方式 3; 100: 方式 4; 101: 方式 5;

BCD: 计数制选择位, BCD=1, 按十进制 (BCD 码) 计数; 否则, 按二进制计数。

3. Intel 8255A

(1). 8255A 的命令控制字写入 8255 的控制字寄存器

8255 命令控制字的格式如下:

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
1	A 组工作方式	A 口 I/O	PC ₇ ~PC ₄ I/O	B 组工作方式	B 口 I/O	PC ₃ ~PC ₀ I/O	

D₇: 恒为 1, 8255A 命令控制字的特征位
 D₆~D₅: A 组工作方式选择位, 00: 方式 0; 01: 方式 1; 1 \times : 方式 2;
 D₄: A 口 I/O 选择位, 0: 输出; 1: 输入;
 D₃: PC₇~PC₄I/O 选择位, 0: 输出; 1: 输入;
 D₂: B 组工作方式选择位, 0: 方式 0; 1: 方式 1;
 D₁: B 口 I/O 选择位, 0: 输出; 1: 输入;
 D₀: PC₃~PC₀I/O 选择位, 0: 输出; 1: 输入;

(2). 8255A 的端口 C 置位/复位命令控制字写入 8255 的控制字寄存器

8255 的端口 C 置位/复位命令控制字的格式如下:

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
0	\times	\times	\times	C 口相应位的编码	置位/复位选择		

D₇: 恒为 0, 8255A 的端口 C 置位/复位命令控制字的特征位;

D₆~D₄: 未用, 可以随意设置;

D₃~D₁: C 端口中需要置位/复位的位编码;

D₀: 置位/复位选择位, D₀=1: 置位; D₀=0: 复位。

4. Intel 8251

(1). 方式控制字, 写入 8251 的奇地址端口, 格式如下:

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
----------------	----------------	----------------	----------------	----------------	----------------	----------------	----------------

S ₂	S ₁	EP	PEN	L ₂	L ₁	B ₂	B ₁
----------------	----------------	----	-----	----------------	----------------	----------------	----------------

D₇~D₆: 异步通信方式下, 用来设置停止位的个数, 00: 无效; 01: 1 位; 10: 1.5 位; 11: 2 位; 同步通信方式下, D₆ 用来设置内、外同步方式, D₆=0 设置内同步, D₆=1 设置外同步; D₇ 位用来确定同步字符的个数, D₇=1 设置单同步字符; D₇=0 设置双同步字符;

D₅: 奇/偶校验选择位, D₅=1, 选择偶校验; D₅=0, 选择奇校验;

D₄: 奇/偶校验允许位, D₄=1, 允许设置奇/偶校验位; D₄=0, 不允许设置奇/偶校验位;

D₃~D₂: 用以确定所传送数据字符的位数, 00: 5 位; 01: 6 位; 10: 7 位; 11: 8 位

D₁~D₀: 用以确定发送与接收数据的速率

00: 用于同步传送;

01: 用于异步传送, 波特率系数为 1;

10: 用于异步传送, 波特率系数为 16;

11: 用于异步传送, 波特率系数为 64。

(2). 控制命令字, 写入 8251 的奇地址端口, 格式如下:

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
EH	IR	RTS	ER	SBRK	RxE	DTR	TxE

D₇: EH 位, EH=1 用以启动搜索同步字符;

D₆: IR 位, IR=1 迫使 8251 内部复位;

D₅: RTS 位, RTS=1 使 8251 从相应引脚输出有效信号;

D₄: ER 位, ER=1 使所有错误标志复位;

D₃: SBRK 位, SBRK=1 迫使 8251 发中止符;

D₂: RxE 位, RxE=1 允许接收;

D₁: DTR 位, DTR=1 数据终端准备好;

D₀: TxEN 位, 允许发送。

(3). 工作状态字, 从 8251 的奇地址端口读入, 格式如下:

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
DSR	SYNDET	FE	OE	PE	TxE	RxRDY	TxRDY

D₇: DSR 位, 若 8251 的 \overline{DSR} 引脚输入有效信号, 则该位被置 1;

D₆: SYNDET 位, 若 8251 的 SYNDET 引脚为高电平, 则该位被置 1;

D₅: FE 位, 若在数据接收过程中, 出现了帧错误, 则该位被置 1;

D₄: OE 位, 若在数据接收过程中, 出现了溢出错误, 则该位被置 1;

D₃: PE 位, 若在数据接收过程中, 出现了奇偶校验错误, 则该位被置 1;

D₂: TxE 位, 若 8251 的 TxE 引脚为高电平, 则该位被置 1;

D₁: RxRDY, 若 8251 的 RxRDY 引脚为高电平, 则该位置 1;

D₀: TxRDY, 若 8251 的数据发送缓冲器空, 则该位被置 1;