

南京理工大学

2015 年硕士学位研究生入学考试试题

科目代码: 874 科目名称: 微机原理与接口技术 满分: 150 分

注意: ①认真阅读答题纸上的注意事项; ②所有答案必须写在答题纸上, 写在本题纸或草稿纸上均无效; ③本试题纸须随答题纸一起装入试题袋中交回!

一、填空题 (每空 1 分, 共 30 分)

- 1 8088 CPU 的指令队列中有 _____ 空字节, BIU 会自动将指令取到指令队列中。BIU 负责与存储器和 I/O 接口之间的数据传送。它由段寄存器、 _____、 _____ 和指令队列缓冲器组成。地址总线的 _____ 决定了 CPU 可以直接寻址的内存范围。
- 2 8086/8088 系统中, _____ 为地址锁存信号, 将地址锁存到 _____ 锁存器中。
- 3 8086/8088 CPU 最小模式下的典型时序有: 存储器读写、 _____、 中断响应、 系统复位和 _____。
- 4 条件转移指令只能实现段内转移, 并且以 _____ 为基准, 在 _____ 的范围内转移。
- 5 段内调用 CALL OPRD 指令时, 执行的操作为: _____, 然后控制转向 _____ 的位置。
- 6 汇编语言的运算符有 _____、 逻辑、 关系、 取值和 _____ 运算符 5 类。
- 7 在汇编程序设计中, 若有多个程序段要多次使用, 可以用 _____ 和宏来简化程序设计, 使用宏 _____ 快。
- 8 目前计算机存储器系统一般采用 _____、 主存和 _____ 三级结构。
- 9 INTEL 2716 在编程写入数据时, VPP 端需要接 _____ 电源, 在 \overline{CE} 输入端加一个 _____ 正脉冲。
- 10 INTEL 8253 有 3 个独立的 _____ 计数通道, 当采用 BCD 计数时, 能表示的最大值为 _____。
- 11 当 OCW3 D6D5= 11 时, 8259 处于 _____ 方式。此时只要 CPU 允许中断, 则可以响应 _____ 中断。
- 12 在 8251 芯片中, 若设定传输速率为 2400 波特, 波特率系数为 64, 则输入脉冲频率为 _____。假定每个字符为 10 位, 有效数据为 8 位, 则有效数据传送速率为 _____。
- 13 ADC0809 是一个 _____ 通道的 A/D 转换器, 采用 _____ 式 A/D 转换。
- 14 串行通信信号的传输方式根据传输线上信号的形式不同, 通常分为 _____ 传输和 _____ 传输两种。

二、选择题 (每题 1 分, 共 10 分)

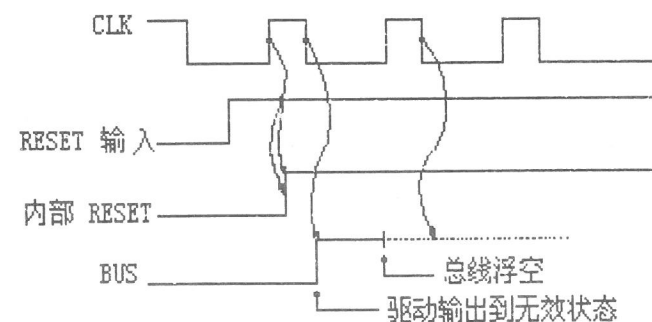
- 1 SCASB 指令指定的关键字应存放在 _____ 中。
(A) AL (B) BL (C) AX (D) BX
- 2 RET N 指令执行后, SP= _____。

- (A) $SP=SP+2+N$ (B) $SP=SP+2$ (C) $SP=SP-2$ (D) $SP=SP+N$

- 3 一个 8 位的 D/A 转换器, 若精度为 $\pm 1/2LSB$, 则其最大可能误差为 _____。
(A) 满量程的 $\pm 1/2$ (B) 满量程的 $\pm 1/8$
(C) 满量程的 $\pm 1/256$ (D) 满量程的 $\pm 1/512$
- 4 微型计算机中地址总线的信号状态是: _____
(A) 单向双态 (B) 单向三态 (C) 双向三态 (D) 双向双态
- 5 设 8253 通道 0 的地址为 0F8H, 若要在通道 1 的工作过程中读取其计数值, 则须首先把通道锁存命令发往下列哪个端口。
(A) 0F8H (B) 0F9H (C) 0FAH (D) 0FBH
- 6 8088 及 8086CPU 中, 指令队列缓冲器的字节数分别为:
(A) 6 个和 4 个 (B) 4 个和 6 个 (C) 都是 6 个 (D) 都是 4 个
- 7 指令 MOV BX, ((PORT LT 5) AND 20) OR ((PORT GE 5) AND 30), 当 PORT 的值小于 5 时, 上述指令汇编后的结果为 _____。
(A) MOV BX, 30 (B) MOV BX, 20 (C) MOV BX, 0 (D) MOV BX, 5
- 8 溢出的实质是 _____。
(A) 运算产生了进位 (B) 运算产生了借位
(C) 参加运算的操作数超过了数据的表示范围
(D) 运算的结果超过了数据的表示范围
- 9 8088 对外部请求的响应顺序为 _____。
(A) NMI>INTR>HOLD (B) INTR>NMI>HOLD
(C) NMI>HOLD>INTR (D) HOLD>NMI>INTR
- 10 具有指令流水线结构的 CPU, 一般情况下指令执行时间主要取决于 _____。
(A) 指令执行步骤 (B) CPU 的时钟周期
(C) CPU 有无等待状态 (D) CPU 内 CACHE 的大小

三、简答题 (每题 6 分, 共 30 分)

- 1 分析以下复位时序工作过程, 并指出复位后各主要寄存器的状态。



- 2 衡量存储器系统主要性能指标有哪些? 存储器系统采用哪三级结构使这些指标达到协调统一?
- 3 简要分析 8255 端口 B 在方式 1 以中断方式输出数据时 \overline{OBF} 、 \overline{ACK} 、INTR、INTE 信号的作用及相互之间时如何配合工作的?
- 4 简述 8259 中 IRR、中断优先权电路、ISR、IMR 如何配合工作的?
- 5 简要说明子程序实现参数传递的方法。

四、编程题 (共 20 分)

1 在缓冲区 ADD1 和 ADD2 各存放 16 字节的数据, 编写完整程序实现两个 16 字节数相加, 并将结果存放在以 SUM 开始的单元中。(8 分)

2 在 DATAB 开始的顺序 80 个单元中, 存放着某班 80 个同学某门考试成绩。按要求编写程序:(12 分)

①编写程序统计 ≥ 90 分; 80 分~89 分; 70 分~79 分; 60 分~69 分, < 60 分的人数各为多少, 并将结果放在 BTRX 开始的顺序单元中。(8 分)

②试编程序, 求该班这门课的平均成绩为多少, 并放在该数据段的 AVER 单元中。(4 分)

五、综合题 (共 60 分) (注: 请将硬件连线图画到答题纸上)

1 为某微机系统设计含有 12K RAM 和 4K ROM 的存储器, 选用容量为 $4K \times 8$ 的 RAM 芯片和容量为 $2K \times 8$ 的 ROM 芯片, 要求: 地址从 B000H 开始, RAM 在低地址, ROM 在高地址, 地址连续。请问需两种芯片各几片, 给出各芯片的地址范围和地址译码表, 并完成下图中与 74LS138(1) 的硬件连接。(15 分)

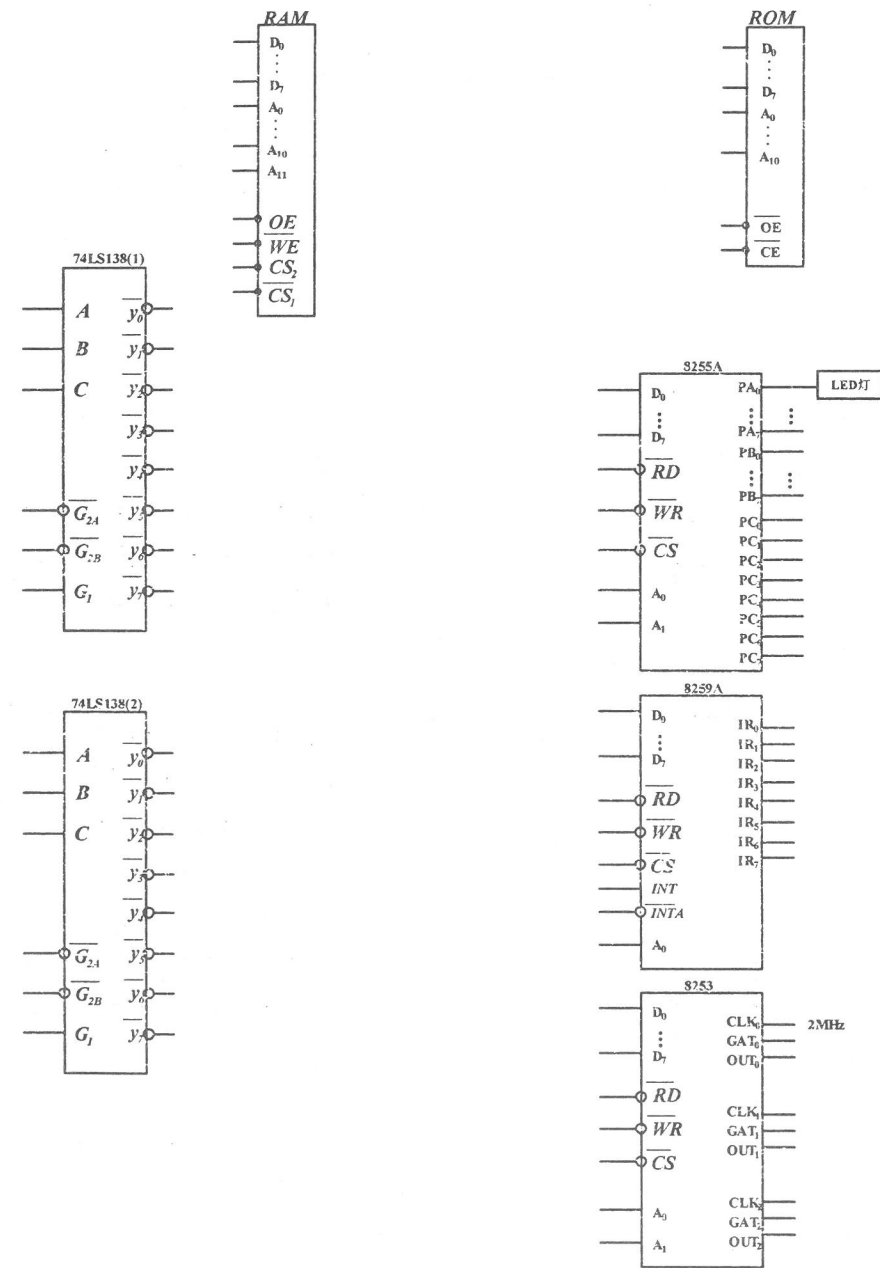
2 设计一个小型微机系统对 4 个监测点的温度进行监测, 并用 LED 灯指示状态。该系统利用 8253、8259A、8255A 和 ADC0809 等芯片, ADC0809 的 IN0~IN3 外接温度传感器, 测量范围为 0~100 度, 每隔 2 秒巡回采集 4 个监测点的数据; 8255A 的 A 口 PA0 接一 LED 灯, 引脚输出高电平时, 对应的灯点亮。(39 分)

(1) 若 8253 的端口地址为 74H~77H, 8259A 的端口地址为 5AH、5BH, 中断类型码设置为 A4H, 8255A 的端口地址为 54H~57H, ADC0809 的端口地址为 48H~4FH, 试完成下图中的芯片 (不含 ADC0809) 和译码器及 CPU 的硬件连接 (将 CPU 的引脚名写在芯片相应的引脚上即可); (15 分)

(2) 写出 8253 初始化程序; (10 分)

(3) ADC0809 以中断方式进行数据转换, 8259A 工作在普通全嵌套方式, 发送 EOI 命令结束中断, 采用边沿触发方式请求中断, 当任一监测点温度高于 35 度时, 点亮红灯。请完成中断向量表的设置, 并写出 8259A 初始化程序和中断服务子程序。(14 分)

3 一微机系统将 8251A 作为接口芯片向外发送字符串, 若 8251A 的端口地址为 40H 和 41H, 发送和接收的时钟频率为 153.6KHz, 工作在全双工异步方式, 8 个数据位/字符, 偶校验, 1.5 个停止位, 波特率为 9600, 请完成 8251A 的初始化程序。(6 分)



附录 (辅助材料)

一. 存储器芯片资料

1. 静态 RAM 存储器芯片 Intel6264

规格: 8K×8 地址引脚: A₀-A₁₂: 数据引脚: D₇-D₀:
控制信号及对应的操作如下:

\overline{CS}_1	CS ₂	\overline{OE}	\overline{WE}	操作
0	1	0	1	读
0	1	1	0	写

2. EPROM 存储器芯片 Intel2732

规格: 4K×8 地址引脚: A₀-A₁₁: 数据引脚: O₇-O₀:
控制信号及对应的操作如下:

\overline{CE} (片选)	\overline{OE}	操作
0	0	读

3. 译码器芯片 74LS138 规格: 3-8 译码器:

3-8 译码器真值表						
G ₁	\overline{G}_{2A}	\overline{G}_{2B}	C	B	A	输出特性
1	0	0	0	0	0	$\overline{Y}_0=0$, 其余全为 1
1	0	0	0	0	1	$\overline{Y}_1=0$, 其余全为 1
1	0	0
1	0	0	1	1	1	$\overline{Y}_7=0$, 其余全为 1

二. 8088/8086 微机系统常用接口芯片控制及状态字

1. Intel 8259A

(1). ICW₁ 写入 8259A 偶地址端口 A₀=0

ICW₁ 的格式如下:

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
×	×	×	1	LTIM	ADI	SNGL	IC ₄

D₇-D₅: 在 8086/8088 系统中不用, 可随意设置;

D₄: 恒定为 1, 为 ICW₁ 的特征位;

D₃: LTIM 位, 规定中断请求信号的触发方式, LTIM=1, 为电平触发方式; LTIM=0, 为边沿触发方式;

D₂: ADI 位, 在 8086/8088 系统中不用, 可随意设置;

D₁: SNGL 位, 若 8259A 单片工作, SNGL=1, 否则 SNGL=0。

D₀: IC₄ 位, IC₄=1, 表示对相应 8259A 芯片初始化时, 须设置 ICW₄; 若 ICW₄ 的各位都

为 0, 则不需设置 ICW₄。

(2). ICW₂ 写入 8259A 奇地址端口 A₀=1

ICW₂ 用以设置相应 8259A 芯片所管理 8 级中断源的中断类型码, 其中低 3 位为 8 级中断源的编码, 高 5 位由用户自由设置。

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀	
						×	×	×

(3). ICW₃ 写入 8259A 奇地址端口 A₀=1

ICW₃ 用于 8259A 的级联方式

对主片来讲, 如果 IR_i 接有从片, 则其 ICW₃ 中相应的位置 1; 否则, 其 ICW₃ 中相应的位置 0。

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
IR ₇ IR ₆ IR ₅ IR ₄ IR ₃ IR ₂ IR ₁ IR ₀							

对从片来讲, D₇-D₃ 不用, 可以随意设置, D₂-D₀ 为该从片中断请求输出信号所接主 8259A 芯片中断输入引脚 IR_i 中, i 的编码。

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
×	×	×	×	×	ID ₂	ID ₁	ID ₀

(4). ICW₄ 写入 8259A 奇地址端口 A₀=1

ICW₄ 的格式如下:

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
0	0	0	SFNM	BUF	M/S	AEOI	μPM

D₇-D₅: 恒定为 000, 是 ICW₄ 的特征位;

D₄: SFNM 位, SFNM=1, 中断优先级设置为特殊的全嵌套模式; SFNM=0, 中断优先级设置为普通的全嵌套模式;

D₃: BUF 位, 若 8259A 通过外部总线缓冲器与系统数据总线相连, 则置 BUF=1; 若 8259A 与系统数据总线直接相连, 则置 BUF=0;

D₂: M/S 位: 在缓冲方式下, 用来表明相应 8259A 是否主片, 若为主片, 置 M/S=1; 否则置 M/S=0; 在非缓冲方式下, 该位没有实际意义, 可以随意设置。

D₁: AEOI 位: AEOI=1, 置自动中断结束方式; AEOI=0, 中断结束需用中断结束命令。

D₀: μPM 位: 若系统中微处理器选用 8086/8088, 则设置 μPM=1; 若系统中微处理器选用 8080/8085, 则设置 μPM=0;

(5). OCW₁ 写入 8259A 奇地址端口 A₀=1

若使 8259A 的 IR_i 中断请求呈屏蔽状态; 则置 OCW₁ 中的第 i 位=1, 否则, 置 OCW₁ 中的第 i 位=0,

OCW₁ 的格式如下:

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
M ₇ M ₆ M ₅ M ₄ M ₃ M ₂ M ₁ M ₀							

2. Intel 8253

8253 的方式控制字写入 8253 的控制字寄存器, 格式如下:

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
----------------	----------------	----------------	----------------	----------------	----------------	----------------	----------------

SC₁ SC₀ RW₁ RW₂ M₂ M₁ M₀ BCD

SC₁~SC₀: 通道选择位, 00: 选择通道 0; 01: 选择通道 1; 10: 选择通道 2; 11: 非法;
 RW₁~RW₀: 读/写方式选择位, 00: 发锁存控制命令; 01: 只读/写低位字节; 10: 只读/写高位字节; 11: 依次读/写低位、高位字节;
 M₂~M₀: 工作方式选择位, 000: 方式 0; 001: 方式 1; ×10: 方式 2; ×11: 方式 3; 100: 方式 4; 101: 方式 5;
 BCD: 计数制选择位, BCD=1, 按十进制 (BCD 码) 计数; 否则, 按二进制计数。

3. Intel 8255A

(1). 8255A 的命令控制字写入 8255 的控制字寄存器
 8255 命令控制字的格式如下:

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
1	A 组工作方式	A 口 I/O	PC ₇ ~PC ₄ I/O	B 组工作方式	B 口 I/O	PC ₃ ~PC ₀ I/O	

D₇: 恒为 1, 8255A 命令控制字的特征位
 D₆~D₅: A 组工作方式选择位, 00: 方式 0; 01: 方式 1; 1×: 方式 2;
 D₄: A 口 I/O 选择位, 0: 输出; 1: 输入;
 D₃: PC₇~PC₄I/O 选择位, 0: 输出; 1: 输入;
 D₂: B 组工作方式选择位, 0: 方式 0; 1: 方式 1;
 D₁: B 口 I/O 选择位, 0: 输出; 1: 输入;
 D₀: PC₃~PC₀I/O 选择位, 0: 输出; 1: 输入;

(2). 8255A 的端口 C 置位/复位命令控制字写入 8255 的控制字寄存器
 8255 的端口 C 置位/复位命令控制字的格式如下:

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
0	×	×	×	C 口相应位的编码		置位/复位选择	

D₇: 恒为 0, 8255A 的端口 C 置位/复位命令控制字的特征位;
 D₆~D₄: 未用, 可以随意设置;
 D₃~D₁: C 端口中需要置位/复位的位编码;
 D₀: 置位/复位选择位, D₀=1: 置位; D₀=0: 复位。

4. Intel 8251A

(1). 方式控制字, 写入 8251 的奇地址端口, 格式如下:

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
S ₂	S ₁	EP	PEN	L ₂	L ₁	B ₂	B ₁

D₇~D₆: 异步通信方式下, 用来设置停止位的个数, 00: 无效; 01: 1 位; 10: 1.5 位; 11: 2 位; 同步通信方式下, D₆ 用来设置内、外同步方式, D₆=0 设置内同步, D₆=1 设置外同步; D₇ 位用来确定同步字符的个数, D₇=1 设置单同步字符; D₇=0 设置双同步字符;
 D₅: 奇/偶校验选择位, D₅=1, 选择偶校验; D₅=0, 选择奇校验;
 D₄: 奇/偶校验允许位, D₄=1, 允许设置奇/偶校验位; D₄=0, 不允许设置奇/偶校验位;
 D₃~D₂: 用以确定所传送数据字符的位数, 00: 5 位; 01: 6 位; 10: 7 位; 11: 8 位
 D₁~D₀: 用以确定发送与接收数据的速率
 00: 用于同步传送;
 01: 用于异步传送, 波特率系数为 1;
 10: 用于异步传送, 波特率系数为 16;
 11: 用于异步传送, 波特率系数为 64。

(2). 控制命令字, 写入 8251A 的奇地址端口, 格式如下:

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
----------------	----------------	----------------	----------------	----------------	----------------	----------------	----------------

EH IR RTS ER SBRK RxE DTR TxEN

D₇: EH 位, EH=1 用以启动搜索同步字符;
 D₆: IR 位, IR=1 迫使 8251 内部复位;
 D₅: RTS 位, RTS=1 使 8251 从相应引脚输出有效信号;
 D₄: ER 位, ER=1 使所有错误标志复位;
 D₃: SBRK 位, SBRK=1 迫使 8251 发中止符;
 D₂: RxE 位, RxE=1 允许接收;
 D₁: DTR 位, DTR=1 数据终端准备好;
 D₀: TxEN 位, 允许发送。

(3). 工作状态字, 从 8251A 的奇地址端口读入, 格式如下:

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
DSR	SYNDET	FE	OE	PE	TxE	RxRDY	TxRDY

D₇: DSR 位, 若 8251 的 \overline{DSR} 引脚输入有效信号, 则该位被置 1;
 D₆: SYNDET 位, 若 8251 的 SYNDET 引脚为高电平, 则该位被置 1;
 D₅: FE 位, 若在数据接收过程中, 出现了帧错误, 则该位被置 1;
 D₄: OE 位, 若在数据接收过程中, 出现了溢出错误, 则该位被置 1;
 D₃: PE 位, 若在数据接收过程中, 出现了奇偶校验错误, 则该位被置 1;
 D₂: TxE 位, 若 8251 的 TxE 引脚为高电平, 则该位被置 1;
 D₁: RxRDY, 若 8251 的 RxRDY 引脚为高电平, 则该位置 1;
 D₀: TxRDY, 若 8251 的数据发送缓冲器空, 则该位被置 1;