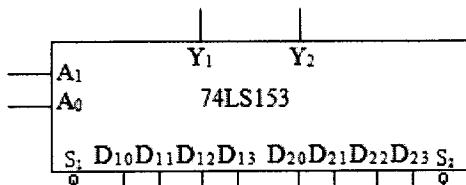


聊城大学 2015 年硕士研究生入学考试初试试题

考试科目	[816] 数字电子技术基础			A 卷			
注意事项	1. 本试题满分150分。 2. 答题须用蓝、黑钢笔或圆珠笔书写。答案必须写在答题纸上，写在试题或草稿纸上无效。						
一、选择题 (每题 2 分, 共 20 分)							
1、十进制数 8.25 对应的二进制数为_____。							
	A. 1000.01	B. 10000.01	C. 1000.1	D. 1111.1			
2、将 600 份文件顺序编码, 采用二进制代码, 最少需要用_____位。							
	A. 3	B. 4	C. 8	D. 10			
3、下列 TTL 门电路中, 可以实现线与的门电路是_____。							
	A. TS 门	B. OC 门	C. 与非门	D. 或非门			
4、十进制数 3 对应的循环码为_____。							
	A. 0111	B. 0011	C. 0010	D. 0101			
5、下列各式中哪个是四变量逻辑函数 (A, B, C, D) 的最大项_____。							
	A. ABC	B. A+B'+C'+D	C. AB(C+D)	D. AB'C'D			
6、8 选 1 数据选择器其地址输入 (选择控制) 端有_____个。							
	A. 8	B. 4	C. 3	D. 2			
7、在 CP 脉冲控制下, 只具有置 0、置 1 功能的触发器是_____。							
	A. RS 触发器	B. D 触发器	C. JK 触发器	D. T 触发器			
8、在单稳态触发器电路中, 为加大输出脉冲宽度采取的措施是_____。							
	A. 增大 RC	B. 减小 RC	C. 提高电源电压	D. 增加输入触发脉冲的宽度			
9、某存储器芯片的容量为 2048×10 位, 则其地址线根数为_____。							
	A. 9	B. 10	C. 11	D. 12			
10、8 位 D/A 转换器的分辨率为_____。							
	A. 255	B. 1/255	C. 256	D. 1/256			
二、(每小题 5 分, 共 10 分) 把下列逻辑函数展开为最小项之和表达式。							
1. $Y(A, B, C) = A'B'C + AC' + B'$							
2. $Y(A, B, C, D) = A'BD + AC'D' + BCD$							
三、(每小题 5 分, 共 15 分) : 把下列逻辑函数化简成最简与或表达式							
1. $Y(A, B, C) = A'B' + AC + B'C$							
2. $Y(A, B, C, D) = AB'CD + ABD + AC'D$							
3. $Y(A, B, C, D) = A'B'D' + AB'C'D' + A'BD$ 约束条件为 $AB + CD = 0$							

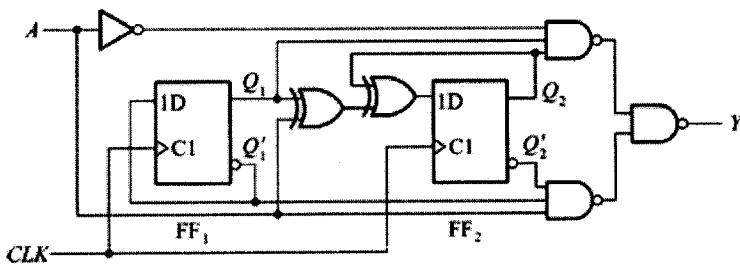
四、(20分)设计一个全加器，输入为被加数A，加数B，来自低位的进位 C_1 ，输出为本位S和向高位的进位 C_0 ，请(1)列出真值表，(2)写出输出函数的表达式，(3)用双4选1数据选择器74LS153(图1)和适当的门电路实现。

74LS153功能： $S'=0$ 时工作，工作时 $Y=A'_1A'_0D_0+A'_1A_0D_1+A_1A'_0D_2+A_1A_0D_3$



(图1) 74LS153的功能表、图形符号

五、(20分)分析(图2)所示电路的逻辑功能，写出电路的驱动方程、输出方程和状态方程，画出状态表、状态转换图，总结电路的逻辑功能。

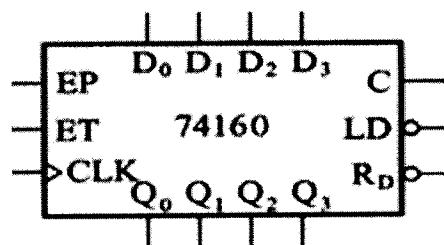


(图2)

六、(20分)请用JK触发器和适当的门电路设计一个同步五进制加法计数器。

七、(10分)74LS160是一个异步清零、同步预置数的同步十进制加法计数器。请用74LS160和适当的门电路设计一个可控进制的加法计数器，当输入控制变量M=0时，工作在8进制，M=1时，工作在6进制。

R'	D	LD'	EP	ET	CLK	工作状态
0	X	X	X	X	X	异步清零
1	0	X	X	↓		同步置数
1	1	1	1	↓		加计数
1	1	0	1	X		保持
1	1	X	0	X		保持($C=0$)



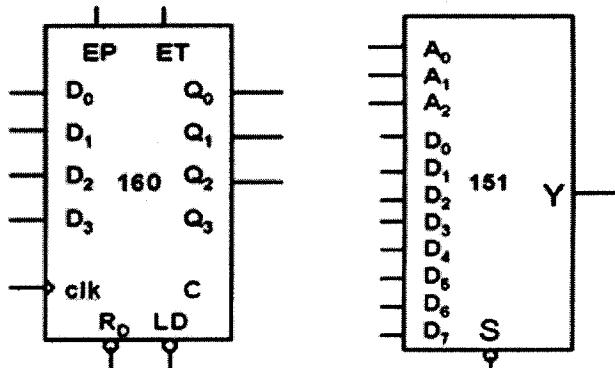
(图3) 74LS160的功能表、图形符号

八、(15分)设计一个序列信号发生器,使之在一系列CLK信号作用下能周期性的输出“001011”的序列信号。用集成计数器、数据选择器和适当的门电路实现。

160是一个异步清零、同步预置数的同步十进制加法计数器。

151是一个8选1数据选择器,功能: $S=0$ 时工作,工作时 $Y=\sum m_i D_i$

R'_D	LD'	EP	ET	CLK	工作状态
0	X	X	X	X	异步清零
1	0	X	X	↓	同步置数
1	1	1	1	↓	加计数
1	1	0	1	X	保持
1	1	X	0	X	保持 ($C=0$)



(图4) 74LS160 的功能表、图形符号;

74LS151 的图形符号

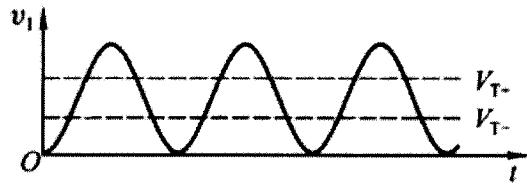
九、(10分)由555定时器接成的施密特触发器电路中,已知, $V_{cc}=12V$,而且没有外接控制电压,555定时器的功能表如(图5)

1.求 V_{T+} 、 V_{T-} 、以及 ΔV_T 的值。

2.若将如(图6)所示的电压信号加到电路的输入端,请画出输出电压波形。

V_n	V_n	V_o	T_D 状态
$>2V_{cc}/3$	$>V_{cc}/3$	低	导通
$<2V_{cc}/3$	$>V_{cc}/3$	不变	不变
$<2V_{cc}/3$	$<V_{cc}/3$	高	截止
$>2V_{cc}/3$	$<V_{cc}/3$	高	截止

(图5) 555定时器的功能表



(图6)

十、(10分)对于n位的权电阻网络D/A转换器,当反馈电阻取为R/2时,写出其输出电压的计算公式;若n=4, $V_{ref}=-8V$,求当输入的数字量为 $d_3d_2d_1d_0=0101$ 时输出电压的数值。